

# 纳米 SRAM 寄生双极晶体管效应的仿真研究

赵 雯<sup>1,2</sup>, 郭晓强<sup>1,2</sup>, 陈 伟<sup>2</sup>, 罗尹虹<sup>2</sup>, 王汉宁<sup>3</sup>

(1. 西安交通大学核科学与技术学院, 陕西西安 710049; 2. 西北核技术研究所强脉冲辐射环境模拟与效应国家重点实验室, 陕西西安 710024; 3. 北京微电子技术研究所, 北京 100076)

**摘 要:** 以 65nm 双阱 CMOS (Complementary Metal Oxide Semiconductor) 工艺的 SRAM (Static Random Access Memory) 为研究对象, 采用三维数值模拟方法, 结合 SRAM 中晶体管布局和邻近 SRAM 的相对位置, 对寄生双极晶体管效应致纳米 SRAM 内部节点电势多次翻转的产生机制进行了深入阐述, 对寄生双极晶体管效应致纳米 SRAM 发生 MCU (Multiple Cell Upset) 的影响因素进行了详细研究. 发现寄生双极晶体管效应致 SRAM 内部节点电势多次翻转源于 N 阱中两个 PMOS 漏极电势的竞争过程, 竞争过程与寄生双极晶体管效应的强弱相关, 需综合考虑 PMOS 源极与 N 阱接触的距离、PMOS 漏极与 N 阱的电势差两个因素. 在纳米双阱 CMOS 工艺的 SRAM 中, PNP 寄生双极晶体管效应对 MCU 起着重要作用. 减小阱接触与 SRAM 单元的距离, 可减弱邻近 SRAM 的寄生双极晶体管效应并降低 MCU 的发生概率, 即使阱接触距离很近, 特殊角度的斜入射和高 LET (Linear Energy Transfer) 值离子入射仍存在触发邻近 SRAM 的寄生双极晶体管效应并导致 MCU 的可能.

**关键词:** 寄生双极晶体管效应; 单粒子多位翻转; 纳米 SRAM

**中图分类号:** TN386.1 **文献标识码:** A **文章编号:** 0372-2112 (2018)10-2495-09

**电子学报 URL:** <http://www.ejournal.org.cn> **DOI:** 10.3969/j.issn.0372-2112.2018.10.025

## Simulation of Parasitic Bipolar Transistor Effect in Nanometric SRAM

ZHAO Wen<sup>1,2</sup>, GUO Xiao-qiang<sup>1,2</sup>, CHEN Wei<sup>2</sup>, LUO Yin-hong<sup>2</sup>, WANG Han-ning<sup>3</sup>

(1. School of Nuclear Science and Technology, Xi'an Jiaotong University, Xi'an, Shaanxi 710049, China; 2. State Key Laboratory of Intense Pulsed Radiation Simulation and Effect, Northwest Institute of Nuclear Technology, Xi'an, Shaanxi 710024, China; 3. Beijing Microelectronics Technology Institute, Beijing 100076, China)

**Abstract:** Considering the transistors distribution in a SRAM and the relative positions of two adjacent SRAMs, the mechanism of multiple upsets in 65nm twin-well CMOS SRAM internal nodes and the impact factors of multiple cell upset induced by parasitic bipolar effect are investigated through 3D TCAD device simulation. It is found that multiple upsets in SRAM internal nodes result from the competition of  $p^+$ -drains in the n-well. The competition depends on the parasitic bipolar effect which is related to the distance between  $p^+$ -source and n-well contact, as well as the electric potential difference between  $p^+$ -drain and n-well. PNP parasitic bipolar transistors play an important role in nanometric twin-well CMOS SRAM. Although reducing the distance between SRAM and n-well contact can weaken parasitic bipolar effect, ions with special incident angles or high linear energy transfers can also trigger the parasitic bipolar effect in adjacent SRAM and induce multiple cell upset.

**Key words:** parasitic bipolar transistor effect; multiple cell upset; nanometric SRAM

## 1 引言

宇宙空间中存在大量高能带电粒子(重离子、质子等), 单个高能带电粒子穿透航天器屏蔽外壳进入到内部电子学系统, 与系统中的半导体器件发生相互作用,

导致器件状态扰动、功能异常甚至失效, 由于这种现象是单个粒子作用的结果, 所以称为单粒子效应. 单粒子效应是宇航器件面临的主要辐射效应之一, 已经成为制约航天器在轨可靠运行的重要因素. SRAM (Static Random Access Memory) 的单粒子效应长期受到人们关

注:一方面 SRAM 的单元结构和类型决定了它易发生单粒子翻转而导致存储状态改变,另一方面 SRAM 在宇航用 CPU(Central Processing Unit)、DSP(Digital Signal Processing)和 FPGA(Field Programmable Gate Array)等关键集成电路中数量可观,占据很大的芯片面积。

随着宇航用 SRAM 工艺尺寸的减小,存储单元间距变小,单粒子翻转临界电荷降低,SRAM 的 MCU(Multiple Cell Upset)显著增多<sup>[1-5]</sup>,前期研究表明电荷扩散可引发 MCU<sup>[6,7]</sup>,后续研究发现寄生双极晶体管效应在小尺寸 SRAM 的 MCU 中发挥重要作用<sup>[8-13]</sup>,由于实验无法测量器件内部电流及其分量,SRAM 的寄生双极晶体管效应机理的研究主要通过 TCAD(Technology Computer Aided Design)仿真来开展<sup>[10-13]</sup>,但仿真基本以相邻的晶体管或单个 SRAM 单元为研究对象,忽略了 SRAM 中晶体管布局或邻近 SRAM 的相对位置对寄生双极晶体管效应的影响,无法准确预测各 SRAM 最终的翻转情况。

本文在建立  $1 \times 2$  SRAM 阵列三维 TCAD 模型的基础上开展单粒子效应数值计算,结合 SRAM 中的晶体管布局和邻近 SRAM 的相对位置,对寄生双极晶体管效应致纳米 SRAM 内部节点电势多次翻转的原因进行了深入阐述,对寄生双极晶体管效应致纳米 SRAM 发生 MCU 的影响因素进行了详细研究。

## 2 TCAD 模型建立及效应仿真设置

SRAM 选用 SMIC 65nm 双阱 CMOS 工艺,图 1 为 SRAM 单元的版图布局,图 2 为相对应的 SRAM 单元电路原理图.该 SRAM 单元采用六管结构,其主体部分为两个对接的反相器,由 N1、N2、P1 和 P2 构成,N3 和 N4 用于 SRAM 单元的读写控制。

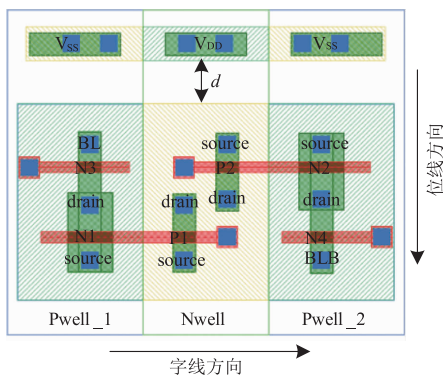


图1 SRAM单元的版图布局

为研究 SRAM 的 MCU,建立  $1 \times 2$  SRAM 阵列的三维 TCAD 模型,模型的构建和校准流程如图 3 所示.图 4 为三维 TCAD 模型的俯瞰效果,为方便观察,这里未显示顶层金属布线和 STI(Shallow Trench Isolation)隔离,两 SRAM 单元沿字线方向并行排列。

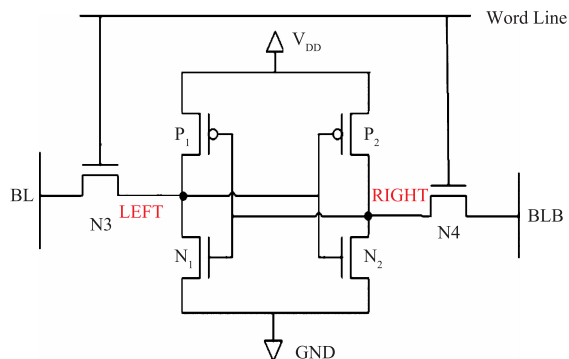


图2 SRAM单元电路原理图

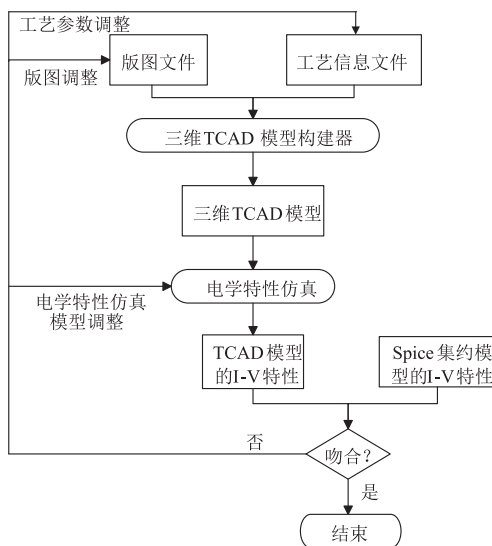


图3 三维TCAD模型的构建和校准流程

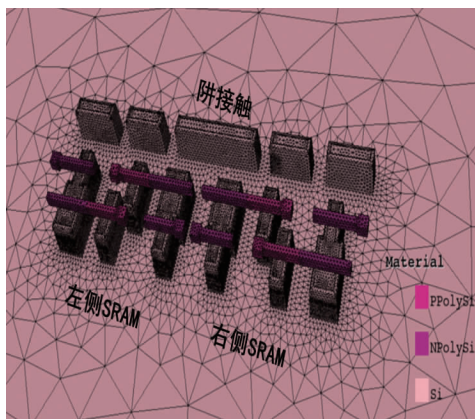


图4  $1 \times 2$  SRAM阵列的三维TCAD模型

图 5 所示为 SRAM 单元三维 TCAD 模型的蝴蝶特性曲线与 SRAM 单元 Spice 模型的蝴蝶特性曲线的对比结果,可以看出两者符合一致,这为后续效应仿真奠定良好基础。

对于  $1 \times 2$  SRAM 阵列,四种测试图形 01、10、00、11 所对应的单粒子效应敏感区域分布如图 6 所示,鉴

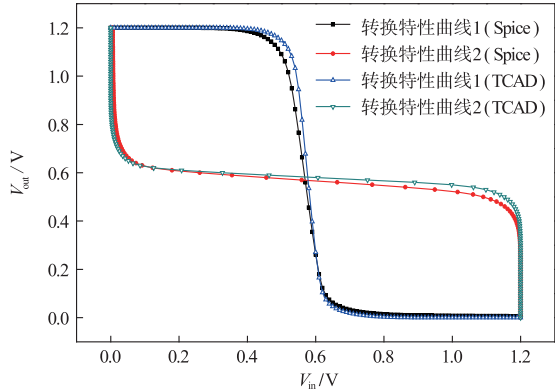


图5 SRAM单元蝴蝶特性曲线校准结果

于测试图形为01时,SRAM的单粒子效应敏感区域分布较集中,仿真时选取01测试图形.入射离子选用LET值为 $23\text{MeV}\cdot\text{cm}^2/\text{mg}$ 的Ti离子(能量为 $170\text{MeV}$ ),离子入射右侧SRAM的N2晶体管漏极,电离产生的电子-空穴对浓度随时间服从高斯分布,10ps达到峰值.

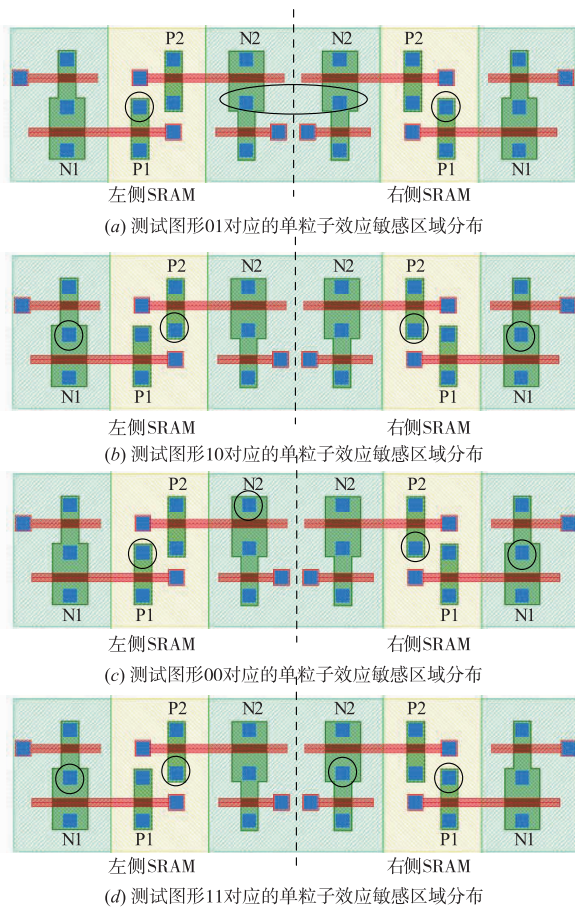


图6  $1\times 2$  SRAM阵列,四种测试图形所对应的单粒子效应敏感区域分布

### 3 仿真结果及分析

#### 3.1 寄生双极晶体管效应致纳米 SRAM 内部节点电势多次翻转的研究

令 Ti 离子垂直入射右侧 SRAM 的 N2 晶体管漏极(简称为 N2\_drain),得到左右两侧 SRAM 的 N2\_drain 电势随时间的变化情况(如图7),其中漏极电势取其中中心表面下方 $0.1\mu\text{m}$ 区域的电势.可以看出,被入射(右侧)SRAM 的 N2\_drain 发生三次翻转,邻近(左侧)SRAM 发生一次翻转,两侧 SRAM 最终均发生 SEU(Single Event Upset),即出现 MCU 现象.下面针对两侧 SRAM 中晶体管的电极电势和电流、阱电势的变化情况分析上述现象的产生机制.为使分析更加清晰直观,将 $1\times 2$  SRAM 阵列中可能的寄生双极晶体管示于图8,考虑到各寄生双极晶体管的导通要根据具体情况而定,所以图中寄生双极晶体管符号由虚线表示.

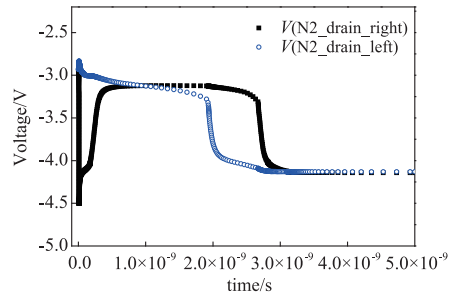


图7 左右两侧SRAM的N2\_drain电势随时间的变化情况

图9所示为被入射(右侧)SRAM中晶体管的电极电势和电流、阱电势随时间的变化情况.图9(a)为SRAM中NMOS的电极电势和电流、P阱电势随时间的变化情况,其中 $V(\text{Pwell\_N1})$ 为N1漏极中心表面下方 $0.35\mu\text{m}$ 位置的电势, $V(\text{Pwell\_N2})$ 为N2漏极中心表面下方 $0.35\mu\text{m}$ 位置的电势,N2漏极与N1漏极分处两个P阱,所以将两者区别开来;图9(b)为SRAM中PMOS的电极电势和电流、N阱电势随时间的变化情况.

先分析 N2\_drain 的第一次翻转.离子入射 N2\_drain/P 阱后,沿离子径迹电离产生大量电子-空穴对,高浓度的电子-空穴对中和了 N2\_drain/P 阱结的空间电荷区电荷,使 N2\_drain/P 阱结穿透,导致 N2\_drain 电势降低,P 阱电势升高;另一方面,电离电子通过漂移机制被 N2\_drain 收集,导致 N2\_drain 电势降低,同时 P 阱中剩余的电离空穴也会抬高 P 阱电势.在图9(a)中可以看出,在离子入射之初(10ps),N2\_drain 电势降至接近 P 阱电势 $-4.5\text{V}$ ,随后 P 阱电势继续升高,由于 N2\_drain/P 阱结的空间电荷区屏蔽作用受到离子入射的影响,N2\_drain 电势随之升高.不难看出,P 阱电势最终未能高于 N2\_source 电势,而是随着空穴的收集,逐渐恢复到入射前的电势,即图8中寄生双极晶体管T1

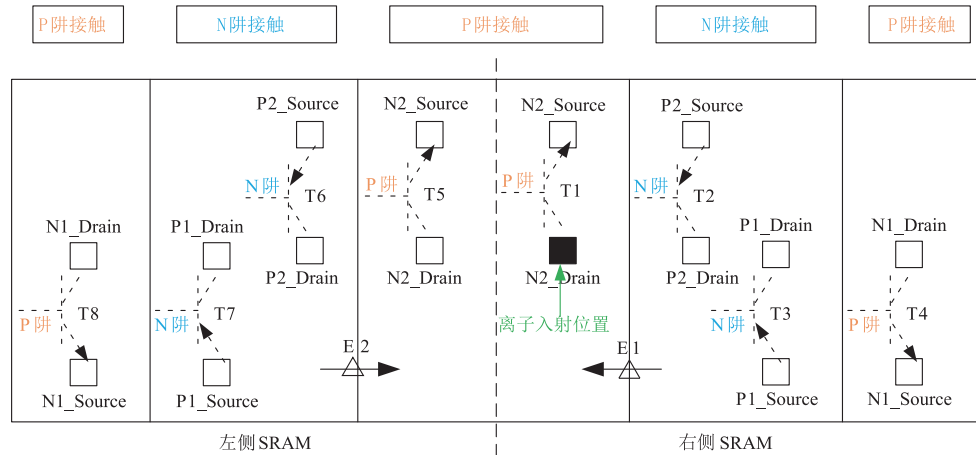
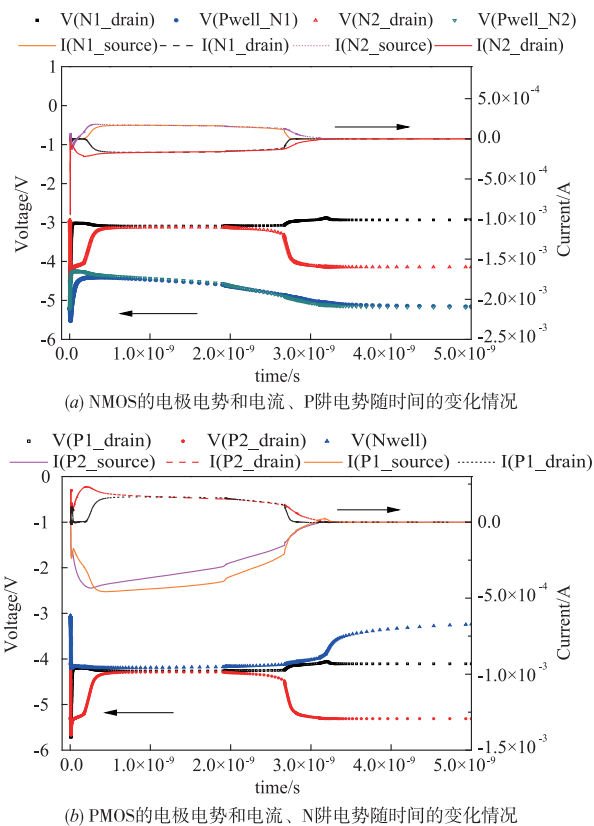
图8 考虑寄生双极晶体管结构的 $1 \times 2$  SRAM阵列

图9 被入射(右侧)SRAM中晶体管的电极电势和电流、阱电势随时间的变化情况

的发射区/基区结处于反偏状态,不满足导通条件,因此在P阱区无寄生双极晶体管效应产生。

其次分析N2\_drain的第二次翻转.从图9(b)中可以看出,P2\_drain的电势受N2\_drain电势的影响降至低电平,P1\_drain电势随着P1晶体管的开启被迅速提升至高电平,由于N阱和P阱之间存在反向偏置电场E1(如图8),P阱中的部分电离电子漂移至N阱,电子在N阱的聚积使得N阱电势降低,当N阱电势下降到

比PMOS源极电势 $-4.1\text{V}$ 低时,P2\_source/N阱结正偏,同时P2\_drain/N阱结反偏,P2\_source/N阱/P2\_drain寄生双极晶体管(即图8中T2)开启,空穴从P2\_source经过N阱流向P2\_drain,不难看出,图9(b)中P2\_source有明显的空穴流出电流,P2\_drain有明显的空穴收集电流(后者之所以比前者小是由于空穴经过N阱时存在一定的复合),P2\_drain的电势随着空穴的收集逐渐上升,N2\_drain电势随着P2\_drain电势的上升而上升,完成第二次翻转.另外,P1\_source/N阱结也正偏,但由于P1\_drain与N阱的电势基本相等,空穴不会从P1\_source经过N阱流向P1\_drain,而是流向P2\_drain,因此P1\_drain空穴收集电流在 $30\text{ps} - 200\text{ps}$ 期间几乎为0,后随着P1\_drain电势的轻微下降,空穴才从P1\_source经过N阱流向P1\_drain,P1\_drain产生一定的空穴收集电流。

再次分析“弱1”状态.从图9(b)中可以看出, $200\text{ps} - 2700\text{ps}$ 期间,P1\_drain(N1\_drain同理)电势保持一段时间的动态平衡,P2\_drain(N2\_drain同理)电势也保持一段时间的动态平衡,均处于“弱1”状态.“弱1”状态导致N1和N2晶体管导通,由于两晶体管的漏极电势均高于源极电势,电子从源极流向漏极,从图9(a)中可以看到N1和N2晶体管的漏极有明显的电子收集电流,源极有明显的电子流出电流,且电子流出电流等于电子流入电流.对比图9(a)和图9(b),N1\_drain的电子收集电流和P1\_drain的空穴收集电流相等,N2\_drain的电子收集电流和P2\_drain的空穴收集电流相等,“弱1”状态得以维持。

最后分析N2\_drain的第三次翻转.从图9(b)可以看出在“弱1”状态维持期间,P1\_drain和P2\_drain的空穴收集电流基本相等.从图8可以看出,P1\_source与N阱接触的距离相对P2\_source与N阱接触的距离更远,T3的发射结正向偏置电压相对T2更大,有更多的空穴

从 T3 发射区扩散到 T3 基区,但 P1\_drain 电势相对较高,降低了 T3 集电结的反向偏置电压,减少了 T3 集电区空穴的收集,这是导致 P1\_drain 和 P2\_drain 空穴收集电流基本相等的原因.在 P1\_drain 和 P2\_drain 空穴收集电流基本相等的情况下,P2\_drain 电势略低于 P1\_drain 电势,因此在 P1\_drain 和 P2\_drain 的竞争过程中,P2\_drain 最终降至“0”,相应地,N2\_drain 发生第三次翻转.

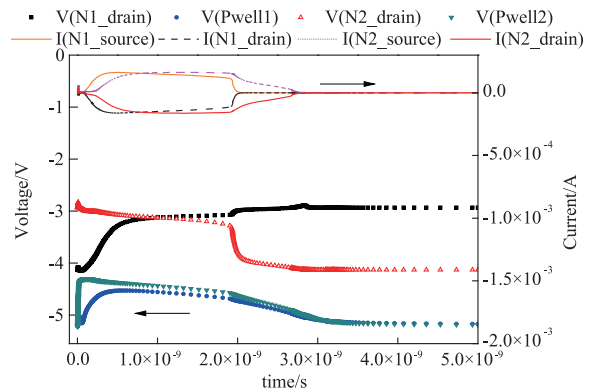
图 10 所示为邻近(左侧)SRAM 中晶体管的电极电势和电流、阱电势随时间的变化情况.从图 10(a)中可以看出,电离空穴导致 P 阱电势升高,但未能高于 N2\_source 的电势  $-4.1\text{V}$ ,即图 8 中寄生双极晶体管 T5 的发射区/基区结处于反偏状态,不满足导通条件,P 阱区无寄生双极晶体管效应产生.从图 10(b)中可以看出,漂移至 N 阱的电离电子导致 N 阱电势低于 PMOS 的源极电势,P1\_source/N 阱结正偏,同时 P1\_drain/N 阱结反偏,P1\_source/N 阱/P1\_drain 寄生双极晶体管(即图 8 中 T7)开启,空穴从 P1\_source 经过 N 阱流向 P1\_drain,因此 P1\_source 有明显的空穴流出电流,P1\_drain 有明显的空穴收集电流,P1\_drain 电势随着空穴的收集逐渐上升,当它上升到接近 N 阱电势时,空穴收集电流变小.另外,随着 P1\_drain 电势的上升,P2\_drain 电势开始下降,当其下降至比 N 阱电势低时,P2\_source/N 阱/P2\_drain 寄生双极晶体管(即图 8 中 T6)也开启,P2\_drain 产生一定的空穴收集电流,减缓 P2\_drain 电势的下降.当 P1\_drain 和 P2\_drain 电势在 900ps 左右达到相等时,P1\_drain 空穴收集电流大于 P2\_drain 空穴收集电流(从图 8 中可以看出,P1\_source 与 N 阱接触的距离相对 P2\_source 与 N 阱接触的距离更远,T7 发射结正向偏置电压相对 T6 更大,有更多的空穴从 T7 发射区扩散到 T7 基区,使 P1\_drain 的空穴收集电流相对更大),因此在 P1\_drain 和 P2\_drain 的竞争过程中,P2\_drain 最终降至“0”,相应地,N2\_drain 发生翻转.可见,邻近 SRAM 发生 SEU 的主要原因是:电离电子通过漂移机制进入邻近的 N 阱并导致 PNP 寄生双极晶体管开启.

从以上分析可以看出,N 阱中 PNP 寄生双极晶体管效应对 MCU 起着重要作用.对于双阱工艺而言,N 阱电势受离子入射的影响相对 P 阱更大,更容易引发寄生双极晶体管效应(N 阱通过 N 阱接触与  $V_{DD}$  相连,P 阱除 P 阱接触外,还通过 P 衬底与地相连),即使离子入射在 P 阱,由于 N 阱与 P 阱之间存在反向偏置电场,电离电子在电场作用下从 P 阱漂移进入 N 阱,也可以导致 N 阱电势降低,诱发寄生双极晶体管效应.

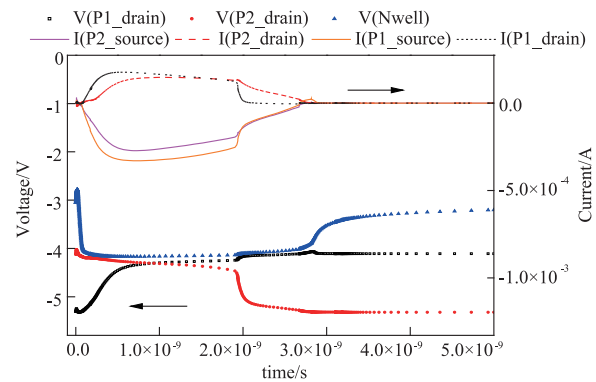
### 3.2 寄生双极晶体管效应致纳米 SRAM 发生 MCU 的影响因素研究

#### 3.2.1 阱接触距离的影响研究

减小阱接触与 SRAM 单元的距离(图 1 中字母  $d$



(a) NMOS 的电极电势和电流、P 阱电势随时间的变化情况



(b) PMOS 的电极电势和电流、N 阱电势随时间的变化情况

图 10 邻近(左侧)SRAM 中晶体管的电极电势和电流、阱电势随时间的变化情况

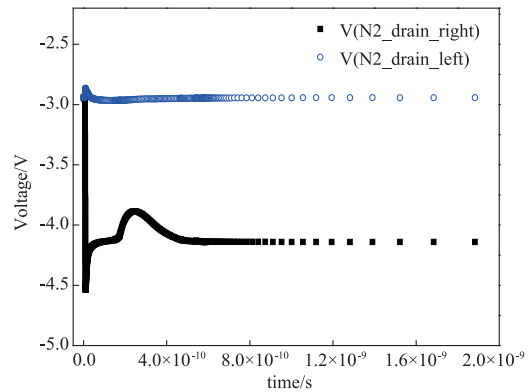


图 11 左右两侧 SRAM 的 N2\_drain 电势随时间的变化情况

所指示的距离)可较好的抑制 SRAM 的寄生双极晶体管效应,在 3.1 节的仿真设置下,将阱接触与 SRAM 单元的距离由原来的  $5\mu\text{m}$  缩短至  $0.25\mu\text{m}$ ,观察左右 SRAM 的单粒子效应响应情况.

图 11 为左右两侧 SRAM 的 N2\_drain 电势随时间的变化情况.可以看出,被入射(右侧)SRAM 的 N2\_drain 仅发生一次翻转,邻近(左侧)SRAM 未翻转.

图 12 所示为被入射(右侧)和邻近(左侧)SRAM 中 PMOS 的电极电势、N 阱电势随时间的变化情况.可以看出,被入射(右侧)SRAM 中 PNP 寄生双极晶体管

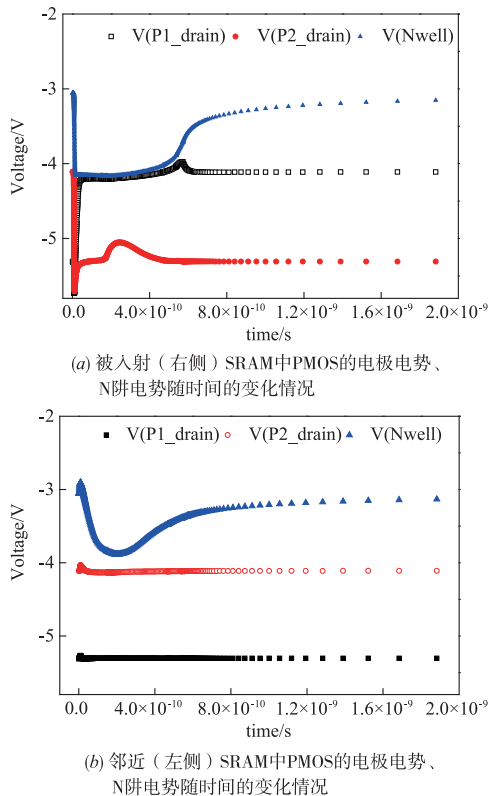


图12 两侧SRAM中PMOS的电极电势、N阱电势随时间的变化情况的  
的导通时间太短(因为阱接触与SRAM单元的距离很近),使得P2\_drain无法收集足够的空穴来完成第二次翻转,只出现了一个短暂的瞬态脉冲.邻近(左侧)SRAM无寄生双极晶体管效应发生,因此未发生SEU.

将两种阱接触距离( $5\mu\text{m}$ 和 $0.25\mu\text{m}$ )下的左右SRAM的单粒子响应情况列于表1中.可以看出,减小阱接触距离,可减弱邻近SRAM的寄生双极晶体管效应并降低MCU的发生概率.

表1 两种阱接触距离下,左右SRAM的单粒子响应情况

阱接触与SRAM单元的距离	被入射(右侧)SRAM	邻近(左侧)SRAM	是否发生MCU
$5\mu\text{m}$	SEU	SEU	√
$0.25\mu\text{m}$	SEU	-	×

### 3.2.2 入射角和方位角的影响

阱接触距离为 $0.25\mu\text{m}$ 时,邻近SRAM因寄生双极晶体管效应受抑制而未发生SEU,但这种情况是建立在垂直入射的前提下,这里改变Ti离子入射角,令其分别沿图13中所示1方向和2方向斜入射(1方向和2方向的入射角均为 $55^\circ$ ,但方位角有所不同),观察左右SRAM的单粒子响应情况.

#### (1) 1方向斜入射

对于1方向斜入射,Ti离子径迹同时穿过左右两侧SRAM的N2\_drain,图14为左右两侧SRAM的N2\_

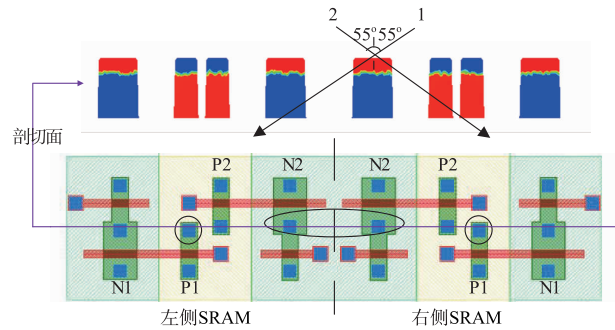


图13 1方向和2方向斜入射示意图

drain电势随时间的变化情况.可以看出,被入射(右侧)SRAM的N2\_drain发生一次翻转,邻近(左侧)SRAM的N2\_drain发生三次翻转,两侧SRAM均发生SEU,即MCU发生.

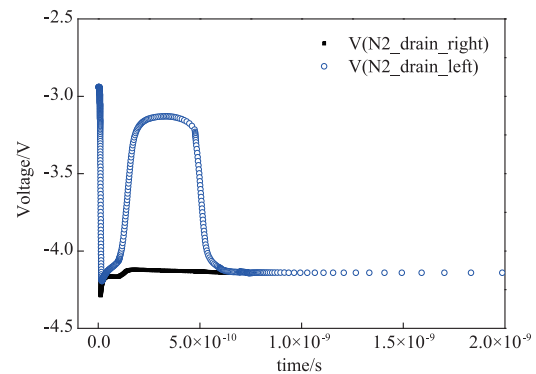


图14 1方向斜入射时,左右两侧SRAM的N2\_drain电势随时间的变化情况

图15所示为邻近(左侧)SRAM中晶体管的电极电势和电流、阱电势随时间的变化情况.同前面分析,邻近(左侧)SRAM的N2\_drain的第一次翻转源于电离电子的漂移收集,N2\_drain的第二次翻转源于N阱中P2\_source/N阱/P2\_drain寄生双极晶体管(即图8中的T6)的开启.N2\_drain是否发生第三次翻转取决于P1\_drain和P2\_drain的竞争过程,两者均进入“弱1”状态后,P2\_drain电势稍低于P1\_drain电势,而此时两电极的空穴收集电流基本相等(从图8中可以看出,P1\_source与N阱接触的距离相对P2\_source与N阱接触的距离更远,T7发射结正向偏置电压相对T6更大,有更多的空穴从T7发射区扩散到T7基区,但P1\_drain电势相对较高,降低了T7集电结的反向偏置电压,这是P1\_drain和P2\_drain的空穴收集电流基本相等的原因),因此P2\_drain电势最终降至“0”,相应地,N2\_drain发生第三次翻转.

被入射(右侧)SRAM的N阱远离离子入射径迹,电势受影响很小,未发生寄生双极晶体管效应,N2\_drain通过漂移机制收集电子而只发生单次翻转.

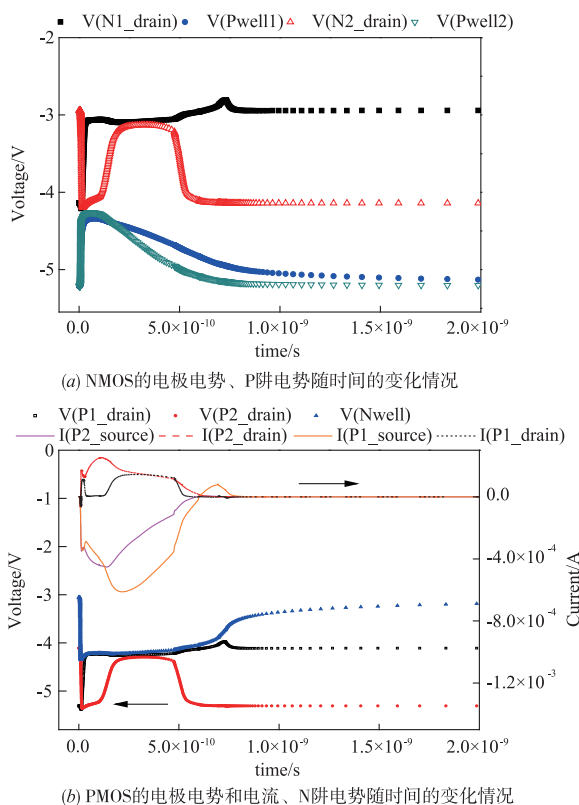


图15 邻近 (左侧) SRAM 中晶体管的电极电势和电流、阱电势随时间的变化情况

(2) 2 方向斜入射

图 16 为 Ti 离子沿 2 方向斜入射后, 左右两侧 SRAM 的 N2\_drain 电势随时间的变化情况. 可以看出, 被入射 (右侧) SRAM 的 N2\_drain 发生三次翻转, 邻近 (左侧) SRAM 未翻转.

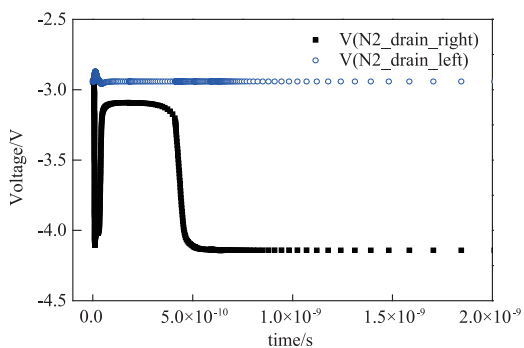


图16 2方向斜入射时, 左右两侧SRAM的N2\_drain电势随时间的变化情况

图 17 所示为被入射 (右侧) SRAM 中晶体管的电极电势和电流、阱电势随时间的变化情况. 被入射 (右侧) SRAM 的 N2\_drain 的第一次翻转源于电离电子的漂移收集, N2\_drain 的第二次翻转源于 N 阱中 P2\_source/N 阱/P2\_drain 寄生双极晶体管 (即图 8 中 T2) 的开启. N2\_drain 是否发生第三次翻转取决于 P1\_drain 和 P2\_drain

的竞争过程, 两者均进入“弱 1”状态后, 两者电势相等, 但 P1\_drain 空穴收集电流大于 P2\_drain 的空穴收集电流 (从图 8 可以看出, P1\_source 与 N 阱接触的距离相对 P2\_source 与 N 阱接触的距离更远, T3 发射结正向偏置电压相对 T2 更大, 有更多的空穴从 T3 发射区扩散到 T3 基区, 使 P1\_drain 的空穴收集电流相对更大), 因此 P2\_drain 电势最终降至“0”, 相应地, N2\_drain 发生第三次翻转.

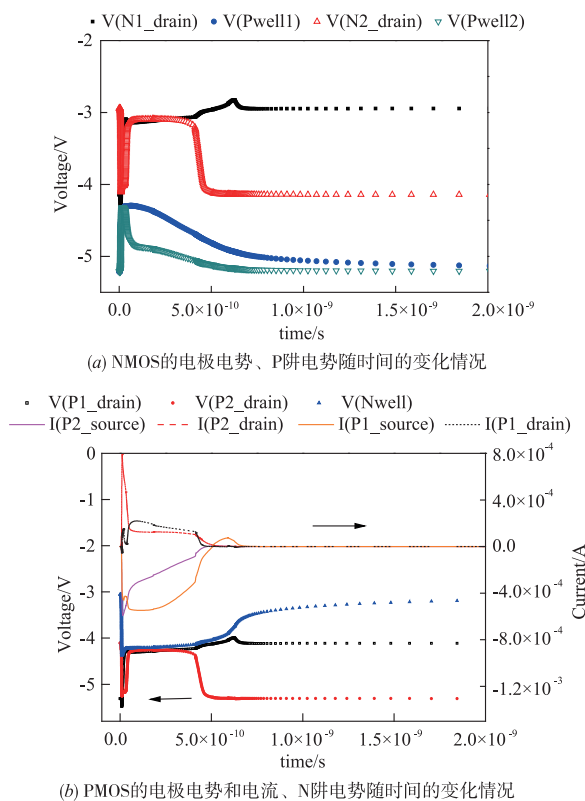


图17 被入射 (右侧) SRAM 中晶体管的电极电势和电流、阱电势随时间的变化情况

邻近 (左侧) SRAM 因远离离子入射径迹, 无电荷共享和寄生双极晶体管效应, 因此未翻转.

将 1, 2 方向斜入射下, 左右 SRAM 的单粒子响应情况列于表 2 中. 通过对比可以发现, 在入射角相同 (55°) 的情况下, 方位角不同也会影响 MCU 的发生. 即使阱接触距离很近, 斜入射仍存在触发邻近 SRAM 的寄生双极晶体管效应并导致 MCU 的可能.

表 2 1, 2 方向斜入射下, 左右 SRAM 的单粒子响应情况

斜入射方向	被入射 (右侧) SRAM	邻近 (左侧) SRAM	是否发生 MCU
1 方向	SEU	SEU	√
2 方向	SEU	-	×

3.2.3 LET 值的影响

在阱接触与 SRAM 单元的距离为 0.25 μm 的情况下, 令 LET 为 66 MeV · cm<sup>2</sup>/mg 的 I 离子 (能量为

295MeV)垂直入射右侧 SRAM 的 N2\_drain,图 18 为左右两侧 SRAM 的 N2\_drain 电势随时间的变化情况.可以看出,被入射(右侧)SRAM 的 N2\_drain 发生一次翻转,且出现一次瞬态脉冲,邻近(左侧)SRAM 发生一次翻转.与 Ti 离子垂直入射相比,I 离子垂直入射导致邻近(左侧)SRAM 发生 SEU.

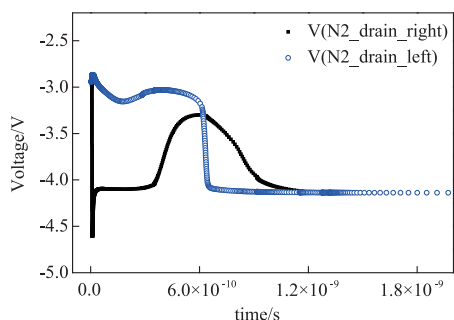


图18 I离子入射下,左右两侧SRAM的N2\_drain电势随时间的变化情况

图 19 所示为被入射(右侧)SRAM 中晶体管的电极电势、阱电势随时间的变化情况.原理同图 12,由于阱接触与 SRAM 单元距离很近,被入射(右侧)SRAM 中 PNP 寄生双极晶体管的导通时间太短,使得 P2\_drain 无法收集足够的空穴来完成第二次翻转,只出现了一个短暂的瞬态脉冲,但这个瞬态脉冲比图 12 的瞬态脉冲幅值稍大.

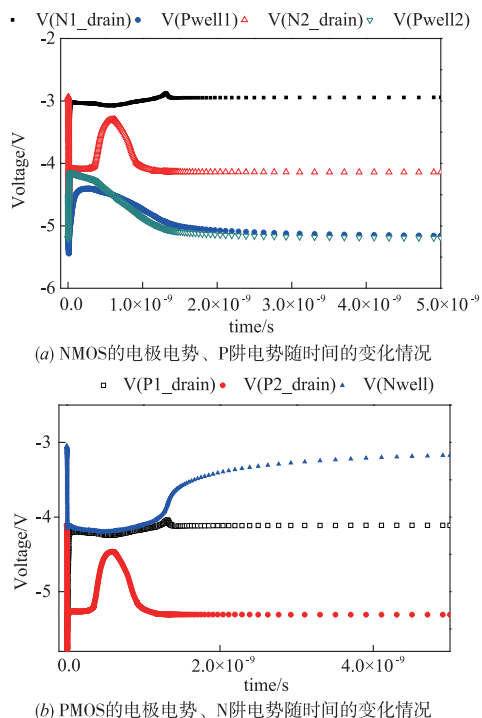


图19 被入射(右侧)SRAM中晶体管的电极电势、阱电势随时间的变化情况

图 20 所示为邻近(左侧)SRAM 中晶体管的电极电势和电流、阱电势随时间的变化情况. P1\_drain 电势因 N 阱中 P1\_source/N 阱/P1\_drain 寄生双极晶体管(即图 8 的 T7)的开启而逐渐上升, P2\_drain 电势随 P1\_drain 上升而下降,当其降至小于 N 阱电势时, P2\_source/N 阱/P2\_drain 寄生双极晶体管(即图 8 的 T6)也开启, P2\_drain 电势不降反升, P2\_drain 电势的上升又减小了 T6 的空穴收集电流,导致 P2\_drain 电势再次下降,在 620ps 左右, P1\_drain 和 P2\_drain 电势相等,但此时 P1\_drain 电流大于 P2\_drain 电流(从图 8 可以看出, P1\_source 与 N 阱接触的距离相对 P2\_source 与 N 阱接触的距离更远, T7 发射结正向偏置电压相对 T6 更大,有更多的空穴从 T7 发射区扩散到 T7 基区,使 P1\_drain 的空穴收集电流相对更大),因此 P2\_drain 电势最终降至“0”,相应的, N2\_drain 电势发生翻转.

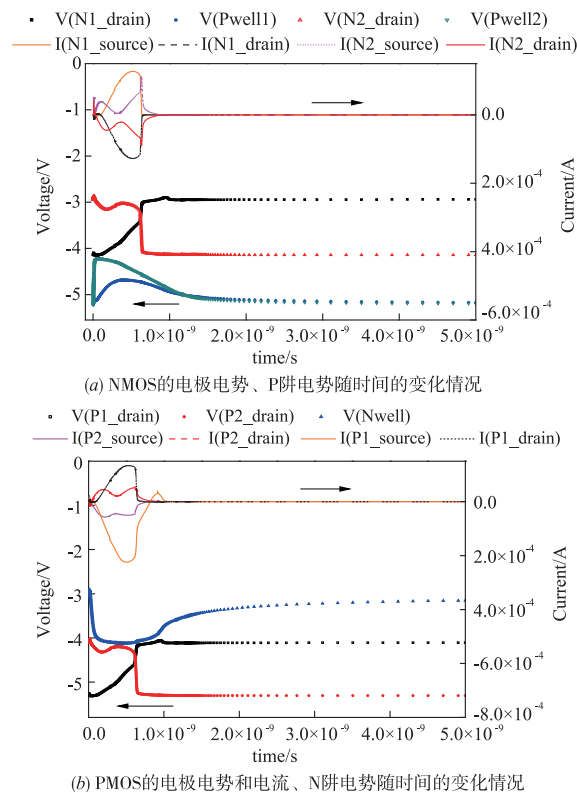


图20 邻近(左侧)SRAM中晶体管的电极电势和电流、阱电势随时间的变化情况

可以看出,对于高 LET 值离子入射,即使在阱接触与 SRAM 单元距离很近的情况下,仍可能触发邻近 SRAM 中 PNP 寄生双极晶体管的开启并导致 MCU,这与高 LET 值离子具有较强的电离能力有关.

#### 4 结论

对于纳米双阱 CMOS 工艺而言, N 阱电势受离子入射的影响相对 P 阱更大,更容易引发寄生双极晶体管

效应,这是因为 N 阱通过 N 阱接触来与  $V_{DD}$  相连, P 阱除 P 阱接触外,还通过 P 衬底来与地相连. 即使离子入射在 P 阱中,由于 N 阱与 P 阱之间存在反向偏置电场,电离电子在电场作用下从 P 阱漂移进入 N 阱,导致 N 阱电势降低,仍可诱发寄生双极晶体管效应.

寄生双极晶体管效应致纳米 SRAM 内部节点电势多次翻转源于 N 阱中两个 PMOS 漏极电势的竞争过程,竞争过程与寄生双极晶体管效应的强弱相关,寄生双极晶体管效应的强弱取决于以下两个因素:(1) PMOS 源极与 N 阱接触的距离(距离越近,发射结正向偏置越小,从发射区注入基区的空穴相对较少);(2) PMOS 漏极与 N 阱的电势差(电势差越大,集电结反向偏置电压更大,有更多的空穴从基区漂移至集电极).

在纳米双阱 CMOS 工艺的 SRAM 中,PNP 寄生双极晶体管效应对 MCU 起着重要作用. 减小阱接触与 SRAM 单元的距离,可减弱邻近 SRAM 的寄生双极晶体管效应并降低 MCU 的发生概率,即使阱接触距离很近,特殊角度的斜入射和高 LET 值离子入射仍存在触发邻近 SRAM 的寄生双极晶体管效应并导致 MCU 的可能.

#### 参考文献

- [1] Chatterjee I, Narasimham B, Mahatme N N, et al. Impact of technology scaling on SRAM soft error rates [J]. IEEE Trans Nucl Sci, 2014, 61(6): 3512 - 3518.
- [2] Maiz J, Hareland S, Zhang K, et al. Characterization of multi-bit soft error events in advanced SRAMs [A]. Proceedings of IEEE Int Electron Devices [C]. IEEE, 2003. 21.4.1 - 21.4.4.
- [3] Ibe E, Taniguchi H, Yahagi Y, et al. Impact of scaling on neutron-induced soft error in SRAMs from a 250nm to a 22nm design rule [J]. IEEE Trans Electron Devices, 2010, 57(7): 1527 - 1538.
- [4] Giot D, Roche P, Gasiot G, et al. Multiple bit upset analysis in 90nm SRAMs: Heavy ions testing and 3-D simulations [J]. IEEE Trans Nucl Sci, 2007, 54(4): 904 - 911.
- [5] Gnima T, Guillaume H, Karine C C, et al. Simulation of single and multi-node collection; impact on SEU occurrence in nanometric SRAM cells [J]. IEEE Trans Nucl Sci, 2011, 58(3): 862 - 869.
- [6] Zoutendyk J A, Schwartz H R, Nevill L R. Lateral charge transport from heavy-ion tracks in integrated circuits [J]. IEEE Trans Nucl Sci, 1988, 35(6): 1644 - 1647.
- [7] Musseau O, Gardic F, Roche P, et al. Analysis of multiple bit upsets (MBU) in CMOS SRAM [J]. IEEE Trans Nucl Sci, 1996, 43(6): 2879 - 2888.
- [8] Osada K, Yamaguchi K, Saitoh Y, et al. SRAM immunity to cosmic-ray-induced multi errors based on analysis of an induced parasitic bipolar effect [J]. IEEE J Solid-State Circuits, 2004, 39(5): 827 - 833.
- [9] Correias V, Saigné F, Sagnes B, et al. Prediction of multiple cell upset induced by heavy ions in a 90 nm bulk SRAM [J]. IEEE Trans Nucl Sci, 2009, 56(4): 2050 - 2055.
- [10] Olson B D, Ball D R, Warren K M, et al. Simultaneous single event charge sharing and parasitic bipolar conduction in a highly-scaled SRAM design [J]. IEEE Trans Nucl Sci, 2005, 52(6): 2132 - 2136.
- [11] Slawosz U, Gilles G, Philippe R, et al. Single event upset and multiple cell upset modeling in commercial bulk 65-nm CMOS SRAMs and flip-flops [J]. IEEE Trans Nucl Sci, 2010, 57(4): 1876 - 1883.
- [12] Black J D, Ball D R, Robinson W H, et al. Characterizing SRAM single event upset in terms of single and multiple node charge collection [J]. IEEE Trans Nucl Sci, 2008, 55(6): 2943 - 2947.
- [13] Giot D, Roche P, Gasiot G, et al. Heavy ion testing and 3-D simulations of multiple cell upset in 65nm standard SRAMs [J]. IEEE Trans Nucl Sci, 2007, 55(4): 2048 - 2054.

#### 作者简介



赵雯女, 1987 年生于山东新泰. 西安交通大学博士研究生, 研究方向为电子元器件抗辐射加固.

E-mail: zwnint@163.com



郭晓强男, 1981 年生于重庆. 西安交通大学博士研究生, 研究方向为电子元器件抗辐射加固.

E-mail: guoxiaoqiang@nint.ac.cn